UNIVERSIDADE ESTADUAL DO CENTRO-OESTE

Reconhecida pelo Decreto Estadual nº 3.444, de 8 de agosto de 1997

Ano	**2023**
Tp. Período	**Segundo semestre**
Curso	**CIÊNCIA DA COMPUTAÇÃO (570)**
Disciplina	**4934 - LOGICA DIGITAL**
Turma	**COI-A**
Local	**CEDETEG**

Carga Horária: 68

PLANO DE ENSINO

EMENTA

Álgebra de Boole e portas lógicas. Simplificação de expressões lógicas (mapa de Karnaugh) e implementação dos circuitos. Noções de circuitos combinacionais e sequências. Subsistemas lógicos: multiplex, demultiplex, decodificador, memória, latch, flip-flop e registradores. Implementação dos subsistemas lógicos em linguagem de descrição de hardware.

I. Objetivos

Introduzir ao aluno conceitos de circuitos combinacionais e sequenciais. Apresentar técnicas de projeto de subsistemas digitais, com ênfase em circuitos combinacionais. Implementação dos principais circuitos em linguagem de descrição de hardware.

II. Programa

1. Introdução e Contextualização da disciplina;
2. Álgebra de Boole e portas lógicas;
3. Simplificação de expressões lógicas (mapa de Karnaugh);
4. Implementação dos circuitos utilizando VHDL;
5. Noções de circuitos combinacionais e sequências e suas implementações na linguagem VHDL;
6. Subsistemas lógicos: multiplex, demultiplex, decodificador, memória, latch, flip-flop, registradores e contadores;
7. Implementação dos subsistemas lógicos em linguagem VHDL.

III. Metodologia de Ensino

Durante a disciplina serão realizadas aulas expositivas e dialogadas do conteúdo programático fazendo o uso de metodologias ativas de aprendizagem. O ambiente virtual de aprendizagem moodle será utilizado para disponibilizar os materiais das aulas e realizar as entregas das atividades. O esclarecimento de dúvidas será realizado durante os horários de Atendimento aos Alunos (AA).

IV. Formas de Avaliação

A forma de avaliação será estruturada da seguinte maneira: haverá três provas escritas, cujas médias (MP) terão um peso de 3 na nota semestral; além disso, durante as aulas, serão propostos exercícios e atividades (EX) com peso 2 na nota final. A nota semestral (NS) será calculada da seguinte forma:

NS = (MP * 3) + (EX * 2) / 5

A recuperação de rendimento se dará por meio de uma prova objetiva na última semana de aula contemplando o conteúdo estudado no semestre, dessa forma, a nota final da disciplina será composta pela média aritmética entre a nota do semestre e a nota da recuperação.

V. Bibliografia

Básica

D'AMORE, Roberto. VHDL - Descrição e Síntese de Circuitos Digitais, 2a edição. Disponível em: Minha Biblioteca, Grupo GEN, 2012.

TOCCI, Ronald J.; WIDMER, Neal S.; MOSS, Gregory L. Sistemas digitais: princípios e aplicações. Tradução: Cláudia Martins. 11. ed. São Paulo, SP: Pearson Prentice Hall, 2011.

MONTEIRO, Mario A. Introdução à organização de computadores. 5. ed. Rio de Janeiro: LTC Editora, 2007. 698 p. ISBN 978-85-216-1543-9.

Complementar

LIPSETT, Roger; SCHAEFER, Carl F; USSERY, Cary. VHDL: hardware description and design. Boston: Kluwer Academic Publishers, 1989.

VAHID, Frank. Sistemas digitais: projeto, otimização e HDLs.. Disponível em: Minha Biblioteca, Grupo A, 2008.

CAPUANO, Francisco G. Sistemas Digitais - Circuitos Combinacionais e Sequenciais. Disponível em: Minha Biblioteca, Editora Saraiva, 2014.

FLOYD, Thomas L. Sistemas digitais: fundamentos e aplicações. Tradução: José Lucimar do Nascimento. Porto Alegre: Bookman, 2007.

BIGNELLI, James, e DONOVAN, Robert. Eletrônica Digital – Tradução da 5aa edição norte-americana. Disponível em: Minha Biblioteca, Cengage Learning Brasil, 2018.

APROVAÇÃO

UNIVERSIDADE ESTADUAL DO CENTRO-OESTE

Reconhecida pelo Decreto Estadual nº 3.444, de 8 de agosto de 1997

Ano	**2023**
Tp. Período	**Segundo semestre**
Curso	**CIÊNCIA DA COMPUTAÇÃO (570)**
Disciplina	**4934 - LOGICA DIGITAL**
Turma	**COI-A**
Local	**CEDETEG**

Carga Horária: **68**

PLANO DE ENSINO

Inspetoria: DECOMP/G
Tp. Documento: Ata Departamental
Documento: 23/2023
Data: 19/10/2023