UNIVERSIDADE ESTADUAL DO CENTRO-OESTE

Reconhecida pelo Decreto Estadual nº 3.444, de 8 de agosto de 1997

Ano	**2022**
Tp. Período	**Segundo semestre**
Curso	**CIÊNCIA DA COMPUTAÇÃO (570)**
Disciplina	**2313 - LÓGICA DIGITAL**
Turma	**COI-A**
Local	**CEDETEG**

Carga Horária: **68**

PLANO DE ENSINO

EMENTA

Sistemas de Numeração, Álgebra de Boole e portas lógicas. Simplificação de expressões lógicas (mapa de Karnaugh) e implementação dos circuitos. Noções de circuitos combinacionais e sequências. Subsistemas lógicos: multiplex, demultiplex, decodificador, memória, latch, flip-flop, registradores e contadores. Implementação dos subsistemas lógicos em linguagem de descrição de hardware.

I. Objetivos

Introduzir ao aluno conceitos e técnicas de projetos de subsistemas digitais, com ênfase em circuitos combinacionais.

II. Programa

1. Introdução e Contextualização da disciplina;
2. Álgebra de Boole e portas lógicas;
3. Simplificação de expressões lógicas (mapa de Karnaugh);
4. Implementação dos circuitos utilizando VHDL;
5. Noções de circuitos combinacionais e sequências e suas implementações na linguagem VHDL;
6. Subsistemas lógicos: multiplex, demultiplex, decodificador, memória, latch, flip-flop, registradores e contadores;
7. Implementação dos subsistemas lógicos em linguagem VHDL.

III. Metodologia de Ensino

Aulas expositivas e práticas para apresentação dos conceitos utilizando-se de exemplos práticos para facilitar a compreensão do conteúdo. Exercícios via formulários, Quizlet e Kahoot para acompanhar o aprendizado do conteúdo.

IV. Formas de Avaliação

A cada aula, será avaliado o desenvolvimento dos alunos por meio das atividades realizadas. Serão realizadas 3 provas valendo 10,0 pontos. A recuperação dos rendimentos será baseada na avaliação continuada, por meio de exercícios realizados ao final de cada aula dada. Estes exercícios terão o valor de 2,0 pontos e serão divididos em 3 partes, cada uma associada a uma das 3 provas realizadas, resultando em 3 notas parciais. A nota final da disciplina será a média das 3 notas parciais, ou seja, Média Semestral = [(Prova1+Recuperação1) + (Prova2+Recuperação2) + (Prova3+Recuperação3)]/3.

V. Bibliografia

Básica

D'Amore, Roberto. VHDL - Descrição e Síntese de Circuitos Digitais, 2ª edição. Disponível em: Minha Biblioteca, Grupo GEN, 2012.
Lourenço, Antônio Carlos, D. et al. Circuitos Digitais - Estude e Use. Disponível em: Minha Biblioteca, (9th edição). Editora Saraiva, 2009.
Costa, Cesar D. Projetos de Circuitos Digitais com FPGA. Disponível em: Minha Biblioteca, (3rd edição). Editora Saraiva, 2014.
Capuano, Francisco G. Sistemas Digitais - Circuitos Combinacionais e Sequenciais. Disponível em: Minha Biblioteca, Editora Saraiva, 2014.
Monteiro, Mario A. Introdução à Organização de Computadores, 5ª edição. Disponível em: Minha Biblioteca, Grupo GEN, 2007.

Complementar

TOCCI, Ronald J; WIDMER, Neal S. e MOSS, Gregory L. Sistemas Digitais - Principios e Aplicações, Pearson, 10a ed., 2007.
LOURENCO, Antonio Carlos de. Sistemas numéricos e álgebra booleana. São Paulo: Erica, 1994.
MONTEIRO, Mário Antônio. Introdução à Organização de Computadores. Rio de Janeiro:LTC, 1992.
LIPSETT, Roger; SCHAEFER, Carl F; USSERY, Cary. VHDL: hardware description and design. Boston: Kluwer Academic Publishers, 1989.

APROVAÇÃO

Inspetoria:	DECOMP/G
Tp. Documento:	Ata Departamental
Documento:	14/2022
Data:	03/11/2022